

ХМЕЛЬНИЦЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ

ЗАТВЕРДЖУЮ



Декан факультету інформаційних технологій

Тетяна ГОВОРУЩЕНКО  
Ім'я, ПРІЗВИЩЕ

09 2025 р.

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Архітектура комп'ютерів та промислових контролерів

Назва дисципліни

Призначення Робочої програми  
Рівень вищої освіти

Для освітніх програм різних спеціальностей  
Перший (бакалаврський)


Мова навчання  
Обсяг дисципліни, кредитів ЄКТС  
Статус дисципліни  
Факультет

Українська  
8  
Вибіркова  
Інформаційних технологій  
Автоматизації, комп'ютерно-інтегрованих  
технологій та робототехніки

Кафедра

Форма здобуття освіти	Обсяг дисципліни		Кількість годин					Самостійна робота (в т.ч. ІРС)	Форма семестрового контролю
			Аудиторні заняття						
	Кредити ЄКТС	Години	Разом	Лекції	Лабораторні роботи	Практичні заняття	Семінарські заняття	Залік	
Д	8	240	82	32	32	18	158	+	

Робоча програма складена на основі освітніх програм підготовки магістра та стандарту вищої освіти спеціальності.

Робоча програма складена  д-р. техн. наук, проф. Валерій МАРТИНЮК  
Ім'я, ПРІЗВИЩЕ

Схвалена на засіданні кафедри Автоматизації, комп'ютерно-інтегрованих технологій та робототехніки  
Назва

Протокол від 01.09.2025 № 1

Зав. кафедри АКІТтаР

  
Ім'я, ПРІЗВИЩЕ

Людмила КОРЕЦЬКА  
Ім'я, ПРІЗВИЩЕ

### 3. Пояснювальна записка

Дисципліна «Архітектура комп'ютерів та промислових контролерів» дозволяє студентам глибоко аналізувати принципи побудови та функціонування сучасних обчислювальних систем, від персональних комп'ютерів до спеціалізованих промислових контролерів (ПЛК). Дисципліна забезпечує розвиток системного та аналітичного мислення, здатність працювати з низькорівневим програмним забезпеченням та апаратними засобами. Дисципліна фокусується на розумінні ієрархії комп'ютерних систем, організації пам'яті, інтерфейсів введення-виведення та особливостей архітектури ПЛК для їх ефективного застосування у системах автоматизації.

**Мета дисципліни.** Формування особистості фахівця, здатного аналізувати, проектувати та експлуатувати комп'ютерні системи та системи на базі промислових контролерів, розуміючи їх апаратну будову та принципи функціонування.

**Предмет дисципліни.** Методи, моделі та принципи побудови і функціонування процесорів, систем пам'яті, інтерфейсів та архітектурні особливості промислових контролерів.

**Завдання дисципліни.** Формування практичних навичок з аналізу архітектурних рішень, програмування на низькому рівні, вибору та конфігурування комп'ютерних компонентів та промислових контролерів для вирішення прикладних задач.

**Результати навчання.** Студент, який успішно завершив вивчення дисципліни, повинен: вміти застосовувати теоретичні та інженерні методи для аналізу продуктивності комп'ютерних систем, вибирати апаратну базу під конкретну задачу, розуміти принципи взаємодії апаратного та програмного забезпечення.

#### 4. Структура залікових кредитів дисципліни

Назва розділу (теми)	Кількість годин, відведених на:			
	лекції	лабораторні заняття	практичні заняття	СРС
<b>Тема 1.</b> Вступ. Базові поняття та класифікація архітектур	4	4	2	18
<b>Тема 2.</b> Архітектура центрального процесора (CPU) та системи команд	4	4	2	20
<b>Тема 3.</b> Організація системи пам'яті. Ієрархія пам'яті	4	4	2	20
<b>Тема 4.</b> Системи введення-виведення (I/O) та периферійні пристрої	4	4	2	20
<b>Тема 5.</b> Основи мікропроцесорної техніки та мікроконтролери (MCU)	4	4	2	20
<b>Тема 6.</b> Вступ до промислових контролерів (ПЛК). Архітектура та компоненти	4	4	2	20
<b>Тема 7.</b> Мови програмування ПЛК (стандарт ІЕС 61131-3)	4	4	2	20
<b>Тема 8.</b> Промислові мережі та інтерфейси (Modbus, Profibus, Ethernet/IP)	4	4	4	20
<b>Разом:</b>	<b>32</b>	<b>32</b>	<b>18</b>	<b>158</b>

## 5. Програма навчальної дисципліни

### 5.1 Зміст лекційного курсу

Номер лекції	Перелік тем лекцій, їх анотації	Кількість годин
	<i>Тема 1. Вступ. Базові поняття та класифікація архітектур</i>	<b>4</b>
1	Історія розвитку ЕОМ. Визначення понять "архітектура" та "структура" комп'ютера. Класифікація архітектур (архітектура фон Неймана, Гарвардська архітектура). Класифікація Флінна (SISD, SIMD, MIMD). Рівні представлення комп'ютерної системи. Основні характеристики та показники продуктивності. Літ.: [1] с. 5-25, [2] с. 5-18, [4] с. 1-40.	2
2	Формати представлення даних (цілі числа зі знаком та без, числа з плаваючою комою, стандарт IEEE 754). Системи числення (двійкова, шістнадцяткова) та арифметичні операції. Логічні основи комп'ютерів (базові логічні вентиля, комбінаційні схеми, суматори, тригери). Літ.: [1] с. 26-80, [4] с. 41-100.	2
	<i>Тема 2. Архітектура центрального процесора (CPU) та системи команд</i>	<b>4</b>
3	Компоненти CPU: арифметико-логічний пристрій (АЛП), пристрій керування (ПК) та реєстри. Організація реєстрового файлу. Призначення спеціалізованих реєстрів (лічильник команд PC, реєстр інструкцій IR). Цикл виконання команди (вибірка, декодування, виконання). Поняття системи команд (ISA). Літ.: [1] с. 81-110, [2] с. 19-45, [4] с. 151-180.	2
4	Архітектура набору команд (ISA). Класифікація (CISC, RISC) та їх порівняння. Основні типи команд: пересилання даних, арифметико-логічні, команди керування (умовні/безумовні переходи, виклики процедур). Режими адресації операндів (негайна, пряма, реєстрова, непряма). Літ.: [2] с. 46-70, [3] с. 80-120, [4] с. 181-220.	2
	<i>Тема 3. Організація системи пам'яті. Ієрархія пам'яті</i>	<b>4</b>
5	Концепція ієрархії пам'яті. Рівні пам'яті (реєстри, кеш L1/L2/L3, ОЗП, ПЗП), принципи локальності (часовий, просторовий). Організація кеш-пам'яті (прямого відображення, асоціативна, набірно-асоціативна). Політики запису та заміщення. Літ.: [2] с. 71-90, [3] с. 121-150, [4] с. 359-380.	2
6	Типи оперативної пам'яті (SRAM, DRAM), їхня структура та швидкодія. Організація модулів пам'яті (DIMM). Концепція віртуальної пам'яті: сторінкова (paging) та сегментна (segmentation) організація. Таблиці сторінок. Буфер асоціативної трансляції (TLB). Літ.: [2] с. 91-115, [3] с. 151-180, [4] с. 381-420.	2
	<i>Тема 4. Системи введення-виведення (I/O) та периферійні пристрої</i>	<b>4</b>
7	Принципи роботи пристроїв I/O. Функції та структура I/O модулів. Методи керування введенням-виведенням: програмний (опитування стану) та керований перериваннями. Механізм обробки переривань. Літ.: [2] с. 116-130, [3] с. 181-210, [4] с. 421-440.	2
8	Прямий доступ до пам'яті (DMA). Принципи роботи DMA-контролера. Організація передачі даних між I/O пристроями та ОЗП, минаючи CPU. Системні шини: структура (шина даних, адреси, керування). Арбітраж шини. Стандарти шин (PCIe, USB). Літ.: [2] с. 131-150, [3] с. 211-230, [4] с. 441-470.	2
	<i>Тема 5. Основи мікропроцесорної техніки та мікроконтролери (MCU)</i>	<b>4</b>
9	Відмінності мікропроцесора (MP) та мікроконтролера (MCU). Архітектура "система на кристалі" (SoC). Структура типового MCU: ядро (напр., ARM Cortex-M, AVR), вбудована пам'ять (Flash, RAM, EEPROM). Огляд вбудованої периферії: порти I/O, таймери, АЦП, комунікаційні інтерфейси (UART, I2C, SPI). Літ.: [4] с. 471-500, [8] с. 15-40, [9] с. 25-50.	2
10	Мови програмування мікроконтролерів (Assembler, C/C++). Середовища розробки (IDE, PlatformIO, Arduino IDE, Keil) та ланцюжок інструментів (toolchain). Процес крос-компіляції. Методи програмування: пряма робота з реєстрами та використання бібліотек абстрагування (HAL, Arduino Core). Налаштування та завантаження прошивки (flashing) у пам'ять MCU. Літ.: [4] с. 501-530, [8] с. 41-75, [9] с. 51-100.	2
	<i>Тема 6. Вступ до промислових контролерів (ПЛК). Архітектура та компоненти</i>	<b>4</b>
11	Призначення та переваги ПЛК в промисловій автоматизації. Порівняння з релейними системами та мікроконтролерами. Класифікація ПЛК (моноблочні, модульні). Архітектура ПЛК: центральний процесор (CPU), модулі введення-виведення (дискретні, аналогові), блок живлення, комунікаційні процесори. Літ.: [5] с. 1-20, [6] с. 15-40, [10] с. 5-15.	2
12	Цикл роботи ПЛК (сканування): опитування входів, виконання програми, оновлення виходів. Організація пам'яті ПЛК (образна пам'ять I/O, дані, програма). Концепції надійності: 'Watchdog timer', 'гаряча' заміна модулів. Критерії вибору ПЛК для задачі автоматизації. Літ.: [5] с. 21-45, [6] с. 41-60, [10] с. 16-30.	2
	<i>Тема 7. Мови програмування ПЛК (стандарт IEC 61131-3)</i>	<b>4</b>
13	Огляд стандарту IEC 61131-3. Типи даних та змінні. Концепція POU (Program Organization Units). Графічні мови програмування: Релейно-контактна логіка (Ladder Diagram, LD) – базові елементи (контакти, котушки), таймери, лічильники. Мова функціональних блоків (Function Block Diagram, FBD). Літ.: [5] с. 40-70, [7] (розділ 7), [10] с. 31-45.	2

14	Текстові мови програмування: Структурований текст (Structured Text, ST) – синтаксис, оператори, керуючі конструкції (IF, CASE). Мова списку інструкцій (IL). Організація послідовних процесів мовою Sequential Function Chart (SFC): кроки, переходи, умови. Середовища розробки (CoDeSys, TIA Portal). Літ.: [5] с. 71-100, [7] (розділ 7), [10] с. 46-60.	2
	<i>Тема 8. Промислові мережі та інтерфейси (Modbus, Profibus, Ethernet/IP)</i>	4
15	Рівні ієрархії промислових мереж (sensor, field, control, information). Фізичні основи та топології. Інтерфейс RS-485. Протокол Modbus: модель "Master-Slave" / "Client-Server", формати кадрів (RTU, ASCII), карта регістрів. Літ.: [6] с. 45-80, [11] с. 10-25.	2
16	Польові шини (Fieldbus): Profibus (DP/PA), CANopen. Промисловий Ethernet (Industrial Ethernet): відмінності від стандартного Ethernet, протоколи (Ethernet/IP, Profinet). Основи SCADA-систем та HMI: візуалізація процесів, збір даних, архітектура «ПЛК–SCADA». Літ.: [6] с. 81-150, [11] с. 26-50, [12] с. 15-35.	2
	<b>Разом:</b>	<b>32</b>

## 5.2 Зміст лабораторних занять

№ п/п	Тема лабораторного заняття	Кількість годин
	<i>Тема 1. Вступ. Базові поняття та класифікація архітектур</i>	4
1	Вивчення класифікації архітектур та логічних основ ЕОМ. Огляд середовища логічного моделювання Logisim. Практичне застосування логічних вентилів для побудови комбінаційних схем (суматор, дешифратор). Літ.: [1] с. 26-80, [4] с. 41-100.	4
	<i>Тема 2. Архітектура центрального процесора (CPU) та системи команд</i>	4
2	Вивчення архітектури процесора MIPS та системи команд. Написання та виконання простих програм на мові Assembler в симуляторі MARS (операції з регістрами, базові арифметичні команди). Літ.: [2] с. 46-70, [4] с. 151-220.	4
	<i>Тема 3. Організація системи пам'яті. Ієрархія пам'яті</i>	4
3	Використання команд роботи з пам'яттю (lw, sw) у середовищі MARS. Дослідження роботи кеш-пам'яті з використанням вбудованих інструментів симулятора. Літ.: [2] с. 71-115, [3] с. 121-180, [4] с. 359-420.	4
	<i>Тема 4. Системи введення-виведення (I/O) та периферійні пристрої</i>	4
4	Моделювання роботи пристроїв I/O та аналіз механізмів введення-виведення (програмний, з перериваннями) у симуляторі MARS. Літ.: [2] с. 116-150, [3] с. 181-230, [4] с. 421-470.	4
	<i>Тема 5. Основи мікропроцесорної техніки та мікроконтролери (MCU)</i>	4
5	Ознайомлення з середовищем розробки (Arduino IDE / PlatformIO) та симулятором (Proteus). Моделювання схеми мікроконтролера для керування цифровими I/O. Аналіз часових діаграм сигналів керування. Літ.: [8] с. 41-75, [9] с. 51-100.	4
	<i>Тема 6. Вступ до промислових контролерів (ПЛК). Архітектура та компоненти</i>	4
6	Ознайомлення з середовищем програмування ПЛК (TIA Portal). Створення проекту. Конфігурація апаратного забезпечення (CPU, модулі I/O). Літ.: [5] с. 40-70, [7] (розділ 4, 6), [10] с. 16-30.	4
	<i>Тема 7. Мови програмування ПЛК (стандарт IEC 61131-3)</i>	4
7	Розробка програм керування мовами стандарту IEC 61131-3. Реалізація базових логічних схем, таймерів та лічильників мовами Ladder Diagram (LD) та Structured Text (ST) в середовищі CoDeSys/TIA Portal. Літ.: [5] с. 40-100, [7] (розділ 7), [10] с. 31-60.	4
	<i>Тема 8. Промислові мережі та інтерфейси (Modbus, Profibus, Ethernet/IP)</i>	4
8	Моделювання промислової мережі (Modbus TCP/IP) та спільна симуляція (Co-simulation) взаємодії симулятора ПЛК та SCADA/HMI-системи. Літ.: [6] с. 45-150, [11] с.	4
	<b>Разом:</b>	<b>32</b>

## 5.3 Зміст практичних занять

№ п/п	Тема практичного заняття	Кількість годин
	<i>Тема 1. Вступ. Базові поняття та класифікація архітектур</i>	2
1	Аналіз специфікацій сучасних процесорів (Intel, AMD, ARM). Задачі на переведення систем числення та представлення форматів даних. Літ.: [1] с. 26-80, [4] с. 41-100.	2
	<i>Тема 2. Архітектура центрального процесора (CPU) та системи команд</i>	2
2	Розбір прикладів програм на мові Assembler (MIPS). Задачі на використання різних режимів адресації. Літ.: [2] с. 46-70, [3] с. 80-120, [4] с. 181-220.	2
	<i>Тема 3. Організація системи пам'яті. Ієрархія пам'яті</i>	2
3	Розрахунок параметрів кеш-пам'яті. Аналіз механізмів віртуальної пам'яті. Розв'язування задач на трансляцію адрес (virtual to physical). Літ.: [2] с. 71-115, [3] с. 121-180, [4] с. 359-420.	2
	<i>Тема 4. Системи введення-виведення (I/O) та периферійні пристрої</i>	2

4	Аналіз діаграм роботи системних шин та механізмів ПДП (DMA). Розрахунок пропускної здатності інтерфейсів. Літ.: [2] с. 116-150, [3] с. 181-230, [4] с. 421-470.	2
	<i>Тема 5. Основи мікропроцесорної техніки та мікроконтролери (MCU)</i>	<b>2</b>
5	Вибір мікроконтролера для задачі. Аналіз технічної документації (datasheets) на MCU. Порівняння архітектур (AVR, ARM). Літ.: [4] с. 471-530, [8] с. 15-75, [9] с. 25-100.	2
	<i>Тема 6. Вступ до промислових контролерів (ПЛК). Архітектура та компоненти</i>	<b>2</b>
6	Аналіз задачі автоматизації та вибір апаратної конфігурації ПЛК (модулі CPU, I/O). Літ.: [5] с. 1-20, [10] с. 5-15.	2
	<i>Тема 7. Мови програмування ПЛК (стандарт IEC 61131-3)</i>	<b>2</b>
7	Розв'язування логічних задач з використанням мов FBD та ST. Порівняння реалізацій однієї задачі на різних мовах IEC 61131-3. Літ.: [5] с. 40-100, [7] (розділ 7), [10] с. 31-60.	2
	<i>Тема 8. Промислові мережі та інтерфейси (Modbus, Profibus, Ethernet/IP)</i>	<b>4</b>
8	Проектування топології промислової мережі. Аналіз та вибір протоколу (Modbus vs Profinet) для різних сценаріїв автоматизації. Літ.: [6] с. 45-150, [11] с. 10-50, [12] с. 15-35.	4
	<b>Разом:</b>	<b>18</b>

#### 5.4 Зміст самостійної (у т.ч. індивідуальної) роботи здобувача вищої освіти

Самостійна робота студентів усіх форм здобуття освіти полягає у систематичному опрацюванні програмного матеріалу з відповідних джерел інформації, підготовці до лабораторних та практичних занять і тестування. Крім цього до послуг студентів сторінка навчальної дисципліни у Модульному середовищі для навчання, де розміщені Робоча програма дисципліни та необхідні документи з її навчально-методичного забезпечення.

Номер тижня	Вид самостійної роботи	Кількість годин
1	Опрацювання теоретичного матеріалу з Т1, підготовка до лабораторної роботи №1, підготовка до практичного заняття №1.	8
2	Опрацювання теоретичного матеріалу з Т1, підготовка до захисту лабораторної роботи №1, підготовка до лабораторної роботи №2.	10
3	Опрацювання теоретичного матеріалу з Т2, підготовка до лабораторної роботи №2, підготовка до практичного заняття №2.	10
4	Опрацювання теоретичного матеріалу з Т2, підготовка до захисту лабораторної роботи №2, підготовка до лабораторної роботи №3.	10
5	Опрацювання теоретичного матеріалу з Т3, підготовка до лабораторної роботи №3, підготовка до практичного заняття №3.	10
6	Опрацювання теоретичного матеріалу з Т3, підготовка до захисту лабораторної роботи №3, підготовка до лабораторної роботи №4.	10
7	Опрацювання теоретичного матеріалу з Т4, підготовка до лабораторної роботи №4, підготовка до практичного заняття №4.	10
8	Опрацювання теоретичного матеріалу з Т4, підготовка до захисту лабораторної роботи №4, підготовка до лабораторної роботи №5.	10
9	Опрацювання теоретичного матеріалу з Т5, підготовка до лабораторної роботи №5, підготовка до практичного заняття №5.	10
10	Опрацювання теоретичного матеріалу з Т5, підготовка до захисту лабораторної роботи №5, підготовка до лабораторної роботи №6.	10
11	Опрацювання теоретичного матеріалу з Т6, підготовка до лабораторної роботи №6, підготовка до практичного заняття №6.	10
12	Опрацювання теоретичного матеріалу з Т6, підготовка до захисту лабораторної роботи №6, підготовка до лабораторної роботи №7.	10
13	Опрацювання теоретичного матеріалу з Т7, підготовка до лабораторної роботи №7, підготовка до практичного заняття №7.	10
14	Опрацювання теоретичного матеріалу з Т7, підготовка до захисту лабораторної роботи №7, підготовка до лабораторної роботи №8.	10
15	Опрацювання теоретичного матеріалу з Т8, підготовка до лабораторної роботи №8, підготовка до практичного заняття №8. Підготовка до тестового контролю	10
16	Опрацювання теоретичного матеріалу з Т8, підготовка до захисту лабораторної роботи №8.	10
	<b>Разом:</b>	<b>158</b>

**Примітка:** Т – тема навчальної дисципліни.

Керівництво самостійною здійснюється викладачем згідно з розкладом консультацій у позаурочний час.

## **6 Технології та методи навчання**

Процес навчання з дисципліни ґрунтується на використанні традиційних та сучасних технологій та методів навчання, зокрема: лекції (з використанням методів візуалізації, проблемного й інтерактивного навчання, мотиваційних прийомів, інформаційно-комунікаційних технологій); лабораторні заняття (з використанням методів комп'ютерного моделювання, методів проектної діяльності, тренінгових вправ, аналіз проблемних ситуацій, пояснення, дискусія), самостійна робота (робота над засвоєнням теоретичного матеріалу, підготовка до поточного та підсумкового контролю тощо).

## **7 Методи контролю**

Поточний контроль здійснюється під час аудиторних лабораторних занять, а також у дні проведення контрольних заходів, встановлених робочою програмою і графіком освітнього процесу, в т.ч. з використанням Модульного середовища для навчання. При цьому використовуються такі методи поточного контролю:

- усне опитування перед допуском до лабораторного заняття;
- оцінювання результатів захисту лабораторних робіт;
- тестовий контроль.

Підсумкова семестрова оцінка виставляється за результатами поточного контролю. Здобувач вищої освіти, який набрав з будь-якого виду навчальної роботи, суму балів нижчу за 60 відсотків від максимального балу, вважається таким, який має академічну заборгованість. Ліквідація академічної заборгованості із семестрового контролю здійснюється у період екзаменаційної сесії або за графіком, встановленим деканатом відповідно до «Положення про контроль і оцінювання результатів навчання здобувачів вищої освіти у ХНУ».

## **8 Політика дисципліни**

Політика навчальної дисципліни загалом визначається системою вимог до здобувача вищої освіти, що передбачені чинними положеннями Університету про організацію і навчально-методичне забезпечення освітнього процесу. Зокрема, проходження інструктажу з техніки безпеки; відвідування занять з дисципліни є обов'язковим. За об'єктивних причин (підтверджених документально) теоретичне навчання за погодженням із лектором може відбутись в он-лайн режимі. Успішне опанування дисципліни і формування фахових компетентностей і програмних результатів навчання передбачає необхідність підготовки до практичних занять, вивчення теоретичного матеріалу з теми роботи, попередню підготовку протоколу роботи, підготовку до усного опитування для допуску до заняття, активно працювати на занятті, якісно підготувати звіт, захистити результати виконаної роботи, брати участь у дискусіях щодо прийнятих конструктивних рішень при виконанні здобувачами лабораторних робіт тощо.

Здобувачі вищої освіти зобов'язані дотримуватися термінів виконання усіх видів робіт, передбачених робочою програмою навчальної дисципліни. Пропущене лабораторне заняття здобувач зобов'язаний відпрацювати у встановлений викладачем термін, але не пізніше, ніж за два тижні до кінця теоретичних занять у семестрі. Виконання індивідуального завдання завершується доповіддю та презентацією його результатів у терміни, встановлені графіком самостійної роботи.

Здобувач вищої освіти, виконуючи самостійну роботу з дисципліни, має дотримуватися політики доброчесності (заборонені списування, підказки, плагіат, використання штучного інтелекту (без вірного цитування)). У разі порушення політики академічної доброчесності в будь-яких видах навчальної роботи здобувач вищої освіти отримує незадовільну оцінку і має повторно виконати завдання з відповідної теми (виду роботи), що передбачені робочою програмою. Будь-які форми порушення академічної доброчесності під час вивчення навчальної дисципліни не допускаються та не толеруються.

У межах вивчення навчальної дисципліни здобувачам вищої освіти передбачено визнання і зарахування результатів навчання, набутих шляхом неформальної освіти, які сприяють формуванню компетентностей і поглибленню результатів навчання, визначених робочою програмою дисципліни, або забезпечують вивчення відповідної теми та/або виду робіт з програми навчальної дисципліни (детальніше у Положенні про порядок визнання та зарахування результатів навчання здобувачів вищої освіти у ХНУ).

## **9. Оцінювання результатів навчання студентів у семестрі**

Оцінювання академічних досягнень здобувача вищої освіти здійснюється відповідно до «Положення про контроль і оцінювання результатів навчання здобувачів вищої освіти у ХНУ». При поточному оцінюванні виконаної здобувачем роботи з кожної структурної одиниці і отриманих ним результатів викладач виставляє йому певну кількість балів із встановлених Робочою програмою для цього виду роботи. При цьому кожна структурна одиниця навчальної роботи може бути зарахована, якщо здобувач набрав не менше 60 відсотків (мінімальний рівень для позитивної оцінки) від максимально можливої суми балів, призначеної структурній одиниці.

При оцінюванні результатів навчання здобувачів вищої освіти з будь-якого виду навчальної роботи (структурної одиниці) рекомендується використовувати наведені нижче узагальнені критерії:

Таблиця – Критерії оцінювання навчальних досягнень здобувача вищої освіти

Оцінка та рівень досягнення здобувачем запланованих ПРН та сформованих компетентностей	Узагальнений зміст критерія оцінювання
Відмінно (високий)	Здобувач вищої освіти глибоко і у повному обсязі опанував зміст навчального матеріалу, легко в ньому орієнтується і вміло використовує понятійний апарат; уміє пов'язувати теорію з практикою, вирішувати практичні завдання, впевнено висловлювати і обґрунтовувати свої судження. Відмінна оцінка передбачає логічний виклад відповіді мовою викладання (в усній або у письмовій формі), демонструє якісне оформлення роботи і володіння спеціальними приладами та інструментами, прикладними програмами. Здобувач не вагається при видозміні запитання, вміє робити детальні та узагальнюючі висновки, демонструє практичні навички з вирішення фахових завдань. При відповіді допустив дві–три несуттєві <i>помилки</i> .
Добре (середній)	Здобувач вищої освіти виявив повне засвоєння навчального матеріалу, володіє понятійним апаратом, орієнтується у вивченому матеріалі; свідомо використовує теоретичні знання для вирішення практичних задач; виклад відповіді грамотний, але у змісті і формі відповіді можуть мати місце окремі неточності, нечіткі формулювання правил, закономірностей тощо. Відповідь здобувача вищої освіти будується на основі самостійного мислення. Здобувач вищої освіти у відповіді допустив дві–три <i>несуттєві помилки</i> .
Задовільно (достатній)	Здобувач вищої освіти виявив знання основного програмного матеріалу в обсязі, необхідному для подальшого навчання та практичної діяльності за професією, справляється з виконанням практичних завдань, передбачених програмою. Як правило, відповідь здобувача вищої освіти будується на рівні репродуктивного мислення, здобувач вищої освіти має слабкі знання структури навчальної дисципліни, допускає неточності і <i>суттєві помилки</i> у відповіді, вагається при відповіді на видозмінене запитання. Разом з тим, набув навичок, необхідних для виконання нескладних практичних завдань, які відповідають мінімальним критеріям оцінювання і володіє знаннями, що дозволяють йому під керівництвом викладача усунути неточності у відповіді.
Незадовільно (недостатній)	Здобувач вищої освіти виявив розрізнені, безсистемні знання, не вміє виділяти головне і другорядне, допускається помилок у визначенні понять, перекручує їх зміст, хаотично і невпевнено викладає матеріал, не може використовувати знання при вирішенні практичних завдань. Як правило, оцінка «незадовільно» виставляється здобувачеві вищої освіти, який не може продовжити навчання без додаткової роботи з вивчення навчальної дисципліни.

Структурування дисципліни за видами навчальної роботи і оцінювання результатів навчання студентів *денної* форми здобуття освіти у семестрі

Аудиторна робота																Контрольні заходи	Семестровий контроль
Лабораторні роботи №:								Практичні заняття (контрольні точки)								Тестовий контроль:	Залік
1	2	3	4	5	6	7	8	1	2	3	4	5	6	7	8	Т 1-8	
Кількість балів за вид навчальної роботи (мінімум-максимум)																	
3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	3-5	12-20	За рейтингом
<b>24-40</b>								<b>24-40</b>								<b>12-20</b>	<b>60-100*</b>

**Примітки:** \*За набрану з будь-якого виду навчальної роботи з дисципліни кількість балів, нижче встановленого мінімуму, здобувач отримує незадовільну оцінку і має її перездати у встановлений викладачем (деканом) термін. Інституційна оцінка встановлюється відповідно до таблиці «Співвідношення інституційної шкали оцінювання і шкали оцінювання ЄКТС».

**Оцінювання на практичних заняттях**

Оцінка, яка виставляється за практичне заняття, складається з таких елементів: усне опитування студентів на знання теоретичного матеріалу з теми; вільне володіння студентом фаховою термінологією і уміння професійно обґрунтувати прийняті рішення при розв'язуванні задач; результати самостійних робіт.

При оцінюванні практичного заняття викладач керується узагальненими критеріями, наведеними у таблиці «Критерії оцінювання навчальних досягнень здобувача вищої освіти» (мінімальний позитивний бал – 3 бали, максимальний – 5 балів).



### Оцінювання результатів захисту лабораторної роботи

Виконана й оформлена відповідно до встановлених Методичними рекомендаціями вимог лабораторна робота комплексно оцінюється викладачем при її захисті з урахуванням таких критеріїв: самостійність та правильність виконання; повнота відповіді та знання методики виконання дослідів; наявність схем, графіків та програмного коду згідно з вимогами до виконання завдань.

Результат виконання і захисту здобувачем вищої освіти кожної лабораторної роботи оцінюється відповідно до таблиці Критеріїв оцінювання навчальних досягнень здобувача вищої освіти.

У випадку виявлення здобувачем рівня знань, нижчого ніж 60 відсотків від максимального балу, встановленого Робочою програмою для кожної структурної одиниці, лабораторна робота йому **не зраховується** і для її захисту він має детальніше опрацювати матеріал з теми роботи, методику її виконання, виправити грубі помилки та повторно вийти на її захист у призначений для цього викладачем час.

### Оцінювання результатів тестового контролю

Кожний з тестів, передбачених Робочою програмою, складається із 10 тестових завдань, кожне з яких є рівнозначним.

Відповідно до таблиці структурування видів робіт за тестовий контроль здобувач залежно від кількості правильних відповідей може отримати від 12 до 20 балів.

### Розподіл балів в залежності від наданих правильних відповідей на тестові завдання

Кількість правильних відповідей	0-5	6	7	8	9	10
Відсоток правильних відповідей	<b>0-59</b>	<b>60</b>	<b>70</b>	<b>80</b>	<b>90</b>	<b>100</b>
Кількість отриманих балів	0	12	14	16	18	20

На тестування відводиться 40 хвилин. Студент проходить тестування в он-лайн режимі у Модульному середовищі для навчання. Також, студент може проходити тестування письмово, записуючи правильні відповіді у талоні відповідей. При отриманні негативної оцінки тест слід перездати до терміну **наступного** контролю.

**Підсумкова семестрова оцінка** за інституційною шкалою і шкалою ЄКТС визначається в автоматизованому режимі після внесення викладачем результатів оцінювання у балах з усіх видів навчальної роботи до електронного журналу. Співвідношення інституційної шкали оцінювання і шкали оцінювання ЄКТС наведені нижче у таблиці «Співвідношення».

Семестровий залік виставляється на останньому занятті за умови якщо загальна сума балів, яку накопичив здобувач з дисципліни (іншого освітнього компонента) за результатами **поточного** контролю, знаходиться у межах від 60 до 100 балів. При цьому за інституційною шкалою ставиться оцінка **«зраховано»**, а за шкалою ЄКТС – буквене позначення оцінки, що відповідає набраній студентом сумі балів відповідно до таблиці Співвідношення. Присутність здобувача у цьому випадку не є обов'язковою.

Таблиця – Співвідношення інституційної шкали оцінювання і шкали оцінювання ЄКТС

Оцінка ЄКТС	Рейтингова шкала балів	Інституційна оцінка (рівень досягнення здобувачем вищої освіти запланованих результатів навчання з навчальної дисципліни)	
		Залік	Іспит/диференційований залік
A	90-100	Зараховано	<b>Відмінно/Excellent</b> – високий рівень досягнення запланованих результатів навчання з навчальної дисципліни, що свідчить про безумовну готовність здобувача до подальшого навчання та/або професійної діяльності за фахом
B	83-89		<b>Добре/Good</b> – середній (максимально достатній) рівень досягнення запланованих результатів навчання з навчальної дисципліни та готовності до подальшого навчання та/або професійної діяльності за фахом
C	73-82		<b>Задовільно/Satisfactory</b> – Наявні мінімально достатні для подальшого навчання та/або професійної діяльності за фахом результати навчання з навчальної дисципліни
D	66-72		
E	60-65		
FX	40-59	Незараховано	<b>Незадовільно/Fail</b> – Низка запланованих результатів навчання з навчальної дисципліни відсутня. Рівень набутих результатів навчання є недостатнім для подальшого навчання та/або професійної діяльності за фахом
F	0-39		<b>Незадовільно/Fail</b> – Результати навчання відсутні

## 10. Питання для самоконтролю результатів навчання

1. Визначення понять "архітектура" та "структура" ЕОМ. Архітектура фон Неймана.
2. Типи даних (цілі, з плаваючою комою). Стандарт представлення IEEE 754.
3. Основні характеристики ЕОМ (продуктивність, розрядність, тактова частота).
4. Класифікація архітектур (Гарвардська, фон Неймана) та класифікація Флінна.
5. Базові логічні елементи (вентиль, тригер) та комбінаційні схеми (суматор).
6. Структура проекту в середовищах логічного моделювання (Logisim) та симуляції (MARS).
7. Основні компоненти CPU (АЛП, пристрій керування, регістри).
8. Цикл виконання команди (вибірка, декодування, виконання).
9. Класифікація систем команд (CISC, RISC) та їх порівняння.

10. Режими адресації операндів (негайна, пряма, регістрова, непряма).
11. Концепція ієрархії пам'яті (кеш L1/L2/L3, ОЗП, ПЗП).
12. Принципи локальності (часовий, просторовий) та їх вплив на кеш-пам'ять.
13. Типи пам'яті (SRAM, DRAM) та їх характеристики (швидкодія, енергоспоживання).
14. Організація кеш-пам'яті (прямого відображення, асоціативна, набірно-асоціативна).
15. Призначення віртуальної пам'яті та механізм трансляції адрес (TLB).
16. Методи керування введенням-виведенням (програмний, переривання, ПДП).
17. Механізм обробки переривань. Призначення та структура контролера ПДП (DMA).
18. Структура системної шини (шина даних, шина адреси, шина керування).
19. Стандарти інтерфейсів та шин (USB, PCIe, I2C, SPI).
20. Відмінності мікропроцесора (MP) та мікроконтролера (MCU).
21. Архітектура "Система на кристалі" (SoC).
22. Вбудована периферія MCU (таймери, АЦП, ШИМ, UART).
23. Мови програмування MCU (Assembler, C/C++) та процес крос-компіляції.
24. Середовища розробки (IDE) та симулятори (Proteus, PlatformIO).
25. Призначення та переваги ПЛК порівняно з релейними системами та MCU.
26. Класифікація ПЛК (моноблочні, модульні, за кількістю I/O).
27. Архітектура ПЛК (CPU, модулі дискретного/аналогового I/O, блок живлення).
28. Цикл роботи ПЛК (сканування). Призначення "Watchdog timer".
29. Поняття образної пам'яті входів/виходів (I/O Image).
30. Критерії вибору ПЛК для задачі автоматизації.
31. Стандарт IEC 61131-3 та його 5 мов програмування.
32. Графічні мови програмування: Ladder Diagram (LD) та Function Block Diagram (FBD).
33. Текстові мови програмування: Structured Text (ST) та Instruction List (IL).
34. Мова для опису послідовних процесів: Sequential Function Chart (SFC).
35. Середовища розробки ПЛК (CoDeSys, TIA Portal).
36. Базові елементи мови LD (контакти NO/NC, котушки, таймери TON/TOF, лічильники).
37. Рівні ієрархії промислових мереж (польовий, керування, інформаційний).
38. Інтерфейс RS-485 та його характеристики.
39. Протокол Modbus (RTU, TCP) та модель "Client-Server" (Master-Slave).
40. Польові шини (Fieldbus): призначення Profibus та CANopen.
41. Концепція Industrial Ethernet (Ethernet/IP, Profinet) та її переваги.
42. Призначення SCADA-систем та HMI-панелей.
43. Архітектура системи "ПЛК – SCADA".
44. Принцип роботи конвеєра (pipelining) в CPU та його вплив на продуктивність.
45. Призначення та відмінності типів пам'яті в мікроконтролерах (Flash, SRAM, EEPROM).
46. Структура та типи POU (Program Organization Units) у стандарті IEC 61131-3.
47. Карта регістрів Modbus та типи даних (Coils, Discrete Inputs, Input Registers, Holding Registers).
48. Поясніть призначення "гарячої" заміни (hot-swap) модулів у ПЛК.

## 11. Навчально-методичне забезпечення

Освітній процес з дисципліни «Архітектура комп'ютерів та промислових контролерів» повністю і в достатній кількості забезпечений необхідною навчально-методичною літературою.

## 12. Матеріально-технічне та програмне забезпечення дисципліни (за потреби)

Інформаційна та комп'ютерна підтримка: ПК, планшет, смартфон або інший мобільний пристрій, проектор, лабораторні стенди з ПЛК, навчальні набори мікроконтролерів.

Програмне забезпечення: Симулятори логіки (Logisim), симулятори архітектури CPU (MARS), середовища програмування ПЛК (CoDeSys, TIA Portal), симулятори схемотехніки (Proteus), середовища розробки MCU (Arduino IDE, PlatformIO), офісні програми, веб-браузер, доступ до мережі Інтернет.

## 13. Рекомендована література:

### Основна

1. Кравченко Ю. В. Архітектура комп'ютера. Частина 1: Арифметико-логічні та схемотехнічні основи. Київ: КНУ імені Тараса Шевченка, 2023. 145 с.
2. Кравченко Ю. В. Архітектура комп'ютера. Частина 2: Принципи побудови та функціонування. Київ: КНУ імені Тараса Шевченка, 2024. 162 с.
3. Hennessy J. L., Patterson D. A. Computer Architecture: A Quantitative Approach (7th Edition). Cambridge: Morgan Kaufmann, 2025.
4. Harris S., Harris D. Digital Design and Computer Architecture, RISC-V Edition. Cambridge: Morgan Kaufmann, 2021. 768 p.
5. White M. T. Mastering PLC Programming: Apply software engineering practices to IEC 61131-3 and build advanced, clean, and maintainable PLC code. Packt Publishing, 2023. 388 p.
6. Knapp E. D. Industrial Network Security: Securing Critical Infrastructure Networks for Smart Grid, SCADA, and

Other Industrial Control Systems (3rd Edition). Syngress, 2024. 482 p.

7. ДСТУ EN 61131-3:2022 Програмовані контролери. Частина 3. Мови програмування (EN 61131-3:2013, IDT; IEC 61131-3:2013, IDT). [Чинний від 2023-12-31].

#### **Додаткова**

8. Pyeatt L. D. Modern Assembly Language Programming with the ARM Processor (2nd Edition). Newnes, 2024. 582 p.

9. Henschen L. J. Embedded System Design: A Comprehensive Guide. Wiley, 2023. 608 p.

10. PLC Programming 2024 Guide for Beginners: Mastering the Art of Automation. Independently published, 2024. 120 p.

11. Ha D. B. et al. (Eds.). Industrial Networks and Intelligent Systems: 10th EAI International Conference, INISCOM 2024, Proceedings. Springer, 2024.

12. Vo N. S. et al. (Eds.). Industrial Networks and Intelligent Systems: 7th EAI International Conference, INISCOM 2021, Proceedings. Springer, 2021

#### **14. Інформаційні ресурси**

1. Модульне середовище для навчання. URL: <https://msn.khmnu.edu.ua/course/view.php?id=6474>

2. Електронна бібліотека ХНУ. URL: <http://library.khmnu.edu.ua/>

3. Інституційний репозитарій ХНУ. URL : <https://elar.khmnu.edu.ua/home>

## АРХІТЕКТУРА КОМП'ЮТЕРІВ ТА ПРОМИСЛОВИХ КОНТРОЛЕРІВ

Тип дисципліни	Вибіркова
Рівень вищої освіти	Перший (бакалаврський)
Мова викладання	Українська
Семестр	—
Кількість призначених кредитів ЄКТС	8,0
Форми здобуття освіти, для яких викладається дисципліна	Очна (денна)

**Результати навчання.** Після вивчення дисципліни студент повинен: *застосовувати* спеціалізовані концептуальні знання, що включають сучасні наукові здобутки, а також критичне осмислення проблем у сфері архітектури комп'ютерів та промислових контролерів для розв'язування складних задач професійної діяльності з комп'ютерної інженерії, автоматизації та вбудованих систем; *розробляти* програми на низькому рівні (Assembler) та алгоритми керування для ПЛК (IEC 61131-3), *аналізувати* принципи взаємодії апаратного та програмного забезпечення (системи команд, ієрархія пам'яті, I/O); *застосовувати* сучасні підходи і методи аналізу, вибору та конфігурування комп'ютерних систем та промислових контролерів, призначених для використання у сучасних системах автоматизації та комп'ютерно-інтегрованих технологіях.

**Зміст навчальної дисципліни.** Класифікація комп'ютерних архітектур. Архітектура CPU, системи команд та режими адресації. Організація ієрархії пам'яті. Принципи роботи систем I/O та мікроконтролерів. Архітектура та компоненти промислових контролерів (ПЛК). Мови програмування ПЛК (стандарт IEC 61131-3). Промислові мережі та інтерфейси.

**Запланована навчальна діяльність:** Мінімальний обсяг навчальних занять в одному кредиті ЄКТС навчальної дисципліни для *першого* (бакалаврського) рівня вищої освіти за денною формою здобуття освіти становить **8** годин на 1 кредит ЄКТС.

**Форми (методи) навчання** лекції (з використанням методів візуалізації, проблемного й інтерактивного навчання, мотиваційних прийомів, інформаційно-комунікаційних технологій); лабораторні заняття (з використанням інструктування, демонстрування, натурних експериментів, комп'ютерної симуляції, наукових та інженерних розрахунків та різних форм візуалізації даних); практичні заняття (з використанням інструктування, демонстрування, розв'язування типових і прикладних задач, аналізу кейсів, ситуаційних завдань, елементів дискусії тощо); самостійна робота (опрацювання теоретичного матеріалу, підготовка до виконання практичних робіт, поточного контролю), з використанням інформаційно-комп'ютерних технологій та технологій дистанційного навчання.

**Форми оцінювання результатів навчання:** оцінювання лабораторних та практичних робіт; тестування.

**Вид семестрового контролю:** залік.

**Навчальні ресурси:**

1. Кравченко Ю. В. Архітектура комп'ютера. Частина 1: Арифметико-логічні та схемотехнічні основи. Київ: КНУ імені Тараса Шевченка, 2023. 145 с.

2. Кравченко Ю. В. Архітектура комп'ютера. Частина 2: Принципи побудови та функціонування. Київ: КНУ імені Тараса Шевченка, 2024. 162 с.

3. Hennessy J. L., Patterson D. A. Computer Architecture: A Quantitative Approach (7th Edition). Cambridge: Morgan Kaufmann, 2025.

4. Harris S., Harris D. Digital Design and Computer Architecture, RISC-V Edition. Cambridge: Morgan Kaufmann, 2021. 768 p.

5. White M. T. Mastering PLC Programming: Apply software engineering practices to IEC 61131-3 and build advanced, clean, and maintainable PLC code. Packt Publishing, 2023. 388 p.

6. Модульне середовище для навчання.

7. Доступ до ресурсу: <https://msn.khmnu.edu.ua/course/view.php?id=7525>

8. Електронна бібліотека ХНУ. Доступ до ресурсу: <http://library.khmnu.edu.ua/>

**Викладач:** д-р. техн. наук, проф. Валерій МАРТИНЮК